

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-067013
 (43)Date of publication of application : 19.03.1993

(51)Int.Cl. G06F 13/00
 G06F 13/28

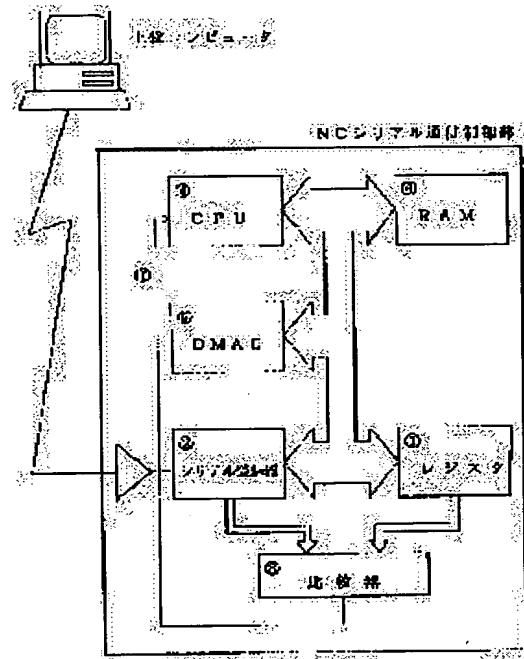
(21)Application number : 03-254362 (71)Applicant : YASKAWA ELECTRIC CORP
 (22)Date of filing : 05.09.1991 (72)Inventor : TAKAHASHI SHIGEKI

(54) DMA SERIAL RECEIVING OPERATION END SYSTEM

(57)Abstract:

PURPOSE: To improve a processing speed by omitting a useless time for judging the end of a DMA reception.

CONSTITUTION: At the time of operating a start-stop synchronizing serial data communication between a host computer and a lower controller by a DMA operation, the lower controller is equipped with a detector which detects a preliminarily set transfer end code. When the transfer end code is detected by the detector during the serial data, an interrupting operation is generated at the lower controller, so that the DMA operation can be forcedly ended.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIPI are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The DMA serial reception actuation termination method characterized by making a low order control device generate interruption actuation, and forcing DMA actuation to terminate if the detector which detects the transfer termination code beforehand set to the low order control-device side is formed and this detector detects said transfer termination code in serial data when DMA actuation performs a start-stop serial data communication link between a host computer and a low order control device.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to a termination method in case the control device which has start-stop serial data communication facility, for example, NC control device, receives start-stop serial data by DMA actuation from between host computers.

[0002]

[Description of the Prior Art] When DMA actuation receives start-stop serial data and the amount of received data with a phase hand-loom machine is not known beforehand, a certain means needs to detect reception termination. Conventionally, by the fixed check by the timer interrupt, change of a DMA receiving counter was investigated, and when there was no change within a certain period, the method it is considered that is reception termination was taken.

[0003]

[Problem(s) to be Solved by the Invention] However, the judgment time amount more than fixed was surely taken to be detected with reception termination for said conventional example, and there was a problem of also judging transfer interruption to be reception termination temporarily on account of a phase hand-loom machine. On the other hand, although there are some which send the signal which shows termination with a different signal line from a data signal line in JP,61-241858,A, the increment in a signal line is imitated and there is a fault of **. Then, this invention detects reception termination with the received data itself, and aims at offering the method which can terminate DMA actuation immediately.

[0004]

[Means for Solving the Problem] In order to attain the above purpose, this invention is considered as the following configurations. That is, the receiving termination-code detector which consists of comparator circuits of the receiving termination-code setting register of arbitration and a receive data register is formed, an interrupt signal is outputted to NC control unit by data coincidence, the forcible stop of the DMA reception actuation is carried out, and it is a thing.

[0005]

[Function] Therefore, since DMA reception actuation can be immediately terminated by detecting the receiving termination code set up beforehand, the high-speed response to reception is attained. Moreover, since the code of arbitration can be set up as a receiving termination code, a limit of as opposed to the class of 8-bit (1 byte) data, then transfer data for a receiving termination code can be pressed down only to 1 byte.

[0006]

[Example] Drawing 1 is the block diagram showing the example of this invention. The data received by the termination code and the serial receiver 2 of the arbitration set as the receiving termination-code setting register 1 in drawing are compared by the comparator 3, and when both are in agreement, the DMA reception termination interrupt signal 7 is outputted to CPU4. CPU4 starts interruption processing immediately, terminates reception actuation of DMA controller 5, and processes the received data written in RAM6.

[0007]

[Effect of the Invention] Since the dead time for the reception termination judging which was being conventionally performed since received-data processing was immediately started by termination-code reception according to this invention can be excluded as stated above, processing speed can be raised. It becomes unnecessary moreover, to reconfirm the certainty of the judgment for the termination judging by the receiving termination code set up beforehand.

[Translation done.]

* NOTICES *

JPO and NCIPI are not responsible for any
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] Drawing showing the example of this configuration

[Description of Notations]

1 Receiving Termination-Code Setting Register

2 Serial Receiver

3 Comparator

4 CPU

5 DMA Controller

6 RMA

7 DMA Reception Termination Interrupt Signal

[Translation done.]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-67013

(43)公開日 平成5年(1993)3月19日

(51)Int.Cl.⁵

G 0 6 F 13/00
13/28

識別記号 序内整理番号

3 5 3 S 7368-5B
3 1 0 E 7052-5B

F I

技術表示箇所

審査請求 未請求 請求項の数1(全3頁)

(21)出願番号 特願平3-254362

(22)出願日 平成3年(1991)9月5日

(71)出願人 000006622

株式会社安川電機

福岡県北九州市八幡西区黒崎城石2番1号

(72)発明者 高橋 滋樹

埼玉県入間市大字上藤沢字下原480番地

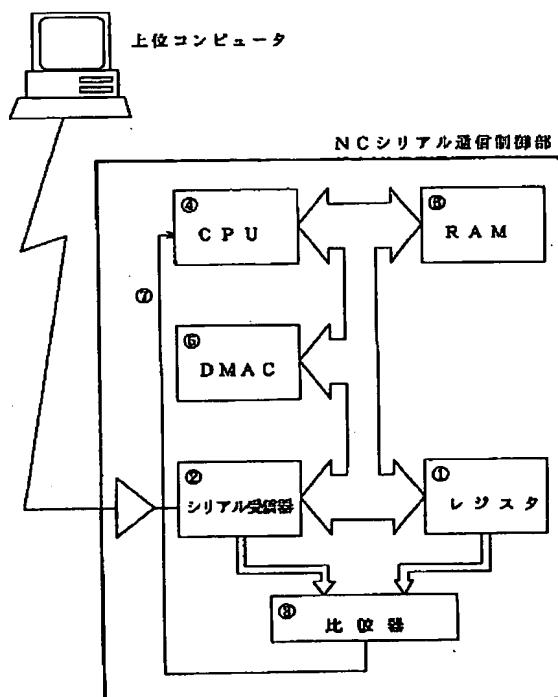
株式会社安川電機製作所東京工場内

(54)【発明の名称】 DMAシリアル受信動作終了方式

(57)【要約】

【目的】 DMA受信終了判定のための無駄時間を省けるため処理速度を向上させる方式を提供する。

【構成】 本発明は、上位計算機と下位制御装置の間で調歩同期シリアルデータ通信をDMA動作により行う場合において、下位制御装置側に予め設定した転送終了コードを検出する検出器を設け、この検出器がシリアルデータ中に前記転送終了コードを検出すると、下位制御装置に割り込み動作を発生させDMA動作を強制終了させることを特徴とする。



(2)

【特許請求の範囲】

【請求項1】 上位計算機と下位制御装置の間で調歩同期シリアルデータ通信をDMA動作により行う場合において、下位制御装置側に予め設定した転送終了コードを検出する検出器を設け、この検出器がシリアルデータ中に前記転送終了コードを検出すると、下位制御装置に割り込み動作を発生させDMA動作を強制終了させることを特徴とするDMAシリアル受信動作終了方式。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、調歩同期シリアルデータ通信機能を有する制御装置、例えばNC制御装置が上位計算機間からDMA動作により調歩同期シリアルデータを受信する場合の終了方式に関するものである。

【0002】

【従来の技術】 DMA動作により調歩同期シリアルデータを受信するとき、相手機器による受信データ量があらかじめわかっていない場合は、何らかの手段で受信終了を検出する必要がある。従来はタイマ割り込みによる定期チェックにより、DMA受信カウンタの変化を調べ、ある期間内に変化がなければ受信終了とみなす方式をとっていた。

【0003】

【発明が解決しようとする課題】 しかし前記従来例では、受信終了と検出されるまで必ず一定以上の判定時間を要し、また相手機器の都合による一時転送中断も受信終了と判断してしまうという問題があった。一方、特開昭61-241858には終了を示す信号をデータ信号線とは異なる信号線で送るものもあるが、信号線の増加をまねくという欠点がある。そこで、本発明は受信データそのものにより受信終了を検出し、DMA動作を直ちに終了させることのできる方式を提供することを目的とする。

【0004】

【課題を解決するための手段】 以上の目的を達成するために、本発明は次のような構成としている。すなわち、任意の受信終了コード設定レジスタと、受信データレジスタとの比較回路で構成される受信終了コード検出器を

設け、データ一致により割り込み信号をNC制御装置に出力し、DMA受信動作を強制停止させものである。

【0005】

【作用】 したがって、あらかじめ設定された受信終了コードを検出することにより、直ちにDMA受信動作を終了させることができため、受信に対する高速応答が可能になる。また、任意のコードを受信終了コードとして設定できるため、例えば受信終了コードを8ビット(1バイト)データとすれば、転送データの種類に対する制限を1バイトのみに押さえることができる。

【0006】

【実施例】 図1は本発明の実施例を示すブロック図である。図中の受信終了コード設定レジスタ1に設定された任意の終了コードとシリアル受信器2に受信されたデータが比較器3にて比較され、両者が一致した場合にDMA受信終了割り込み信号7がCPU4に出力される。CPU4は直ちに割り込み処理を開始し、DMAコントローラ5の受信動作を終了させ、RAM6に書き込まれた受信データの処理を行う。

【0007】

【発明の効果】 以上述べたように、本発明によれば、終了コード受信により直ちに受信データ処理を開始することができるため、従来行っていた受信終了判定のための無駄時間を省けるため処理速度を向上させることができる。また、あらかじめ設定されている受信終了コードによる終了判定のため、その判定の確実さを再確認する必要がなくなる。

【図面の簡単な説明】

【図1】 本構成の実施例を示す図

【符号の説明】

- 1 受信終了コード設定レジスタ
- 2 シリアル受信器
- 3 比較器
- 4 CPU
- 5 DMAコントローラ
- 6 RAM
- 7 DMA受信終了割り込み信号

(3)

【図1】

